

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

DERWENT-ACC-NO: 1997-523964  
DERWENT-WEEK: 200258  
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Multilayered interconnected type semiconductor device manufacture - involves forming gate electrode contact hole by selective etching of multilayered insulating film

INVENTOR: HAYAKAWA, M; KONUMA, T ; SAKAMA, M ; UOCHI, H ; YAMAZAKI, S

PATENT-ASSIGNEE: SEMICONDUCTOR ENERGY LAB[SEME]

PRIORITY-DATA: 1996JP-0020540 (January 10, 1996) , 1995JP-0176801 (June 20, 1995)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
US 20020113239	August 22, 2002	N/A	000	H01L 021/00
A1	September 22, 1997	N/A	010	H01L 021/316
JP 09251996 A	May 28, 2002	N/A	000	H01L 029/76
US 6396078 B1				

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
US20020113239A	Cont of	1996US-0666104	June 19, 1996
1	N/A	2002US-0125954	April 18, 2002
US20020113239A	Cont of	US 6396078	N/A
1	N/A	1996JP-0181297	June 20, 1996
US20020113239A	N/A	1996US-0666104	June 19, 1996
1			
JP 09251996A			
US 6396078B1			

INT-CL (IPC): C23C016/50; H01L021/00 ; H01L021/28 ; H01L021/3065 ;  
H01L021/316 ; H01L021/768 ; H01L023/58 ; H01L027/01 ; H01L027/12 ;  
H01L029/04 ; H01L029/76 ; H01L031/36

ABSTRACTED-PUB-NO: JP 09251996A

BASIC-ABSTRACT: The method involves forming a multilayered insulating film (115) constituted by a silicon nitride film (115a) and a pair of silicon oxide layers (115b,115c). The silicon nitride film having a thickness of 500 Angstrom is formed by plasma chemical vapour deposition. The second silicon oxide layer and a third silicon oxide layer are formed using TEOS gas as raw material by plasma CVD process. The thickness of the second and third silicon oxide layers are set to 5000 and 1000 Angstrom respectively. A tapering contact hole of a gate electrode (106) is formed by selective etching of the insulating film and an anodic oxidation object (108) formed at the periphery of the gate electrode. The etching rate is increased gradually from lower to the upper layer of the insulating film.

ADVANTAGE - Simplifies formation of tapering contact hole, and improves step coating property of wiring formed in contact hole.

ABSTRACTED-PUB-NO: US 6396078B

EQUIVALENT-ABSTRACTS: The method involves forming a multilayered insulating film (115) constituted by a silicon nitride film (115a) and a pair of silicon oxide layers (115b,115c). The silicon nitride film having a thickness of 500 Angstrom is formed by plasma chemical vapour deposition. The second silicon oxide layer and a third silicon oxide layer are formed using TEOS gas as raw material by plasma CVD process. The thickness of the second and third silicon oxide layers are set to 5000 and 1000 Angstrom respectively. A tapering contact hole of a gate electrode (106) is formed by selective etching of the insulating film and an anodic oxidation object (108) formed at the periphery of the gate electrode. The etching rate is increased gradually from lower to the upper layer of the insulating film.

ADVANTAGE - Simplifies formation of tapering contact hole, and improves step coating property of wiring formed in contact hole.

US20020113239A

The method involves forming a multilayered insulating film (115) constituted by a silicon nitride film (115a) and a pair of silicon oxide layers (115b,115c). The silicon nitride film having a thickness of 500 Angstrom is formed by plasma chemical vapour deposition. The second silicon oxide layer and a third silicon oxide layer are formed using TEOS gas as raw material by plasma CVD process. The thickness of the second and third silicon oxide layers are set to 5000 and 1000 Angstrom respectively. A tapering contact hole of a gate electrode (106) is formed by selective etching of the insulating film and an anodic oxidation object (108) formed at the periphery of the gate electrode. The etching rate is increased gradually from lower to the upper layer of the insulating film.

ADVANTAGE - Simplifies formation of tapering contact hole, and improves step coating property of wiring formed in contact hole.

CHOSEN-DRAWING: Dwg.2/5

TITLE-TERMS:

MULTILAYER INTERCONNECT TYPE SEMICONDUCTOR DEVICE MANUFACTURE  
FORMING GATE  
ELECTRODE CONTACT HOLE SELECT ETCH MULTILAYER INSULATE FILM

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C11C; L04-C12A; L04-C12B; L04-C13A;

EPI-CODES: U11-C05F; U11-C05G2C; U11-C07A1;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1997-166713

Non-CPI Secondary Accession Numbers: N1997-436623

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-251996

(43) 公開日 平成9年(1997)9月22日

(51) Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/316			H 0 1 L 21/316	M
21/28			21/28	P
21/3065			C 2 3 C 16/50	U
21/768			H 0 1 L 21/302	M
審査請求 未請求 請求項の数12 F D (全 10 頁) 最終頁に続く				

(21) 出願番号	特願平8-181297	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成8年(1996)6月20日	(72) 発明者	魚地 秀貴 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(31) 優先権主張番号	特願平7-176801	(72) 発明者	早川 昌彦 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(32) 優先日	平7(1995)6月20日	(72) 発明者	坂間 光範 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平8-20540		
(32) 優先日	平8(1996)1月10日		
(33) 優先権主張国	日本 (J P)		

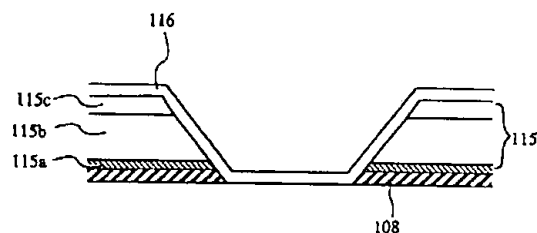
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

## (57) 【要約】

【目的】テーパー状のコンタクトホールを容易に形成する。

【構成】層間絶縁膜115の1層目には、プラズマCVD法より窒化珪素膜115aを厚さ500Åに成膜する。2層、3層目は、TEOSガスを原料にして、プラズマCDV法により酸化珪素膜を成膜する。この際に、2層目はrf出力を300Wで、厚さ5000Åに酸化珪素膜115bを成膜し、3層目はrf出力を50Wで、厚さ1000Åに酸化珪素膜115cを成膜する。この多層構造の層間絶縁物115、及びゲイト電極の周囲に形成された緻密な陽極酸化物108をそれぞれエッチングすることにより、ゲイト電極のコンタクトホールがテーパー状に形成される。



## 【特許請求の範囲】

【請求項1】金属導電層又は半導体層を形成する工程と、  
前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、  
前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、  
を有する半導体装置の製造方法において、  
前記絶縁膜を形成する工程は、成膜条件を段階的又は連続的に変化して、前記絶縁膜のエッチングレートが上層に行くに従って段階的に又は連続的に増加するようにしたことを特徴とする半導体装置の製造方法。

【請求項2】前記絶縁膜を形成する工程は、rf出力を段階的に又は連続的に減少するようにした請求項1に記載の半導体装置の製造方法。

【請求項3】金属導電層又は半導体層を形成する工程と、  
前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、  
前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、  
を有する半導体装置の製造方法において、  
前記絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加することを特徴とする半導体装置の製造方法。

【請求項4】前記絶縁膜を形成する工程は、プラズマCVD法により窒化珪素を堆積する工程と、  
プラズマCVD法によりrf出力を段階的に又は連続的に減少しながら前記窒化珪素膜上に酸化珪素を堆積する工程と、  
から成る請求項3に記載の半導体装置の製造方法。

【請求項5】前記絶縁膜を形成する工程は、プラズマCVD法によりrf出力を段階的に又は連続的に減少しながら酸化珪素を堆積する工程とする請求項3に記載の半導体装置の製造方法。

【請求項6】基板表面上に活性層を形成する工程と、  
前記活性層上に第1の絶縁膜を形成する工程と、  
前記第1の絶縁膜上に配線層を形成する工程と、  
前記第1の絶縁膜をエッチングして前記活性層の所望の表面を露出する工程と、  
前記活性層の露出された表面と前記配線層とを覆うように第2の絶縁膜をCVD法により形成する工程と、  
前記第2の絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、  
を有する半導体装置の製造方法において、  
前記第2の絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加することを特徴とする半導体装置の製造方法。

【請求項7】前記第2の絶縁膜を形成する工程は、プラズマCVD法により窒化珪素膜を堆積する工程と、

プラズマCVD法によりrf出力を段階的に又は連続的に減少しながら、前記窒化珪素膜上に酸化珪素を堆積する工程と、

から成る請求項6に記載の半導体装置の製造方法。

【請求項8】前記第2の絶縁膜を形成する工程は、プラズマCVD法によりrf出力を段階的に又は連続的に減少しながら酸化珪素を堆積する工程とする請求項6に記載の半導体装置の製造方法。

【請求項9】アルミニウム又はアルミニウムを主成分とする金属により配線層を形成する工程と、  
前記配線層を覆うように絶縁膜をCVD法により形成する工程と、  
前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、  
を有する半導体装置の製造方法において、  
前記絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加することを特徴とする半導体装置の製造方法。

【請求項10】金属導電層又は半導体層を形成する工程と、  
前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、  
前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、  
を有する半導体装置の製造方法において、  
前記絶縁膜の最下層は200～500Åの厚さの窒化珪素膜であることを特徴とする半導体装置の製造方法。

【請求項11】前記窒化珪素膜は原料ガスとしてシラン(SiH<sub>4</sub>)、アンモニア(NH<sub>3</sub>)、窒素(N<sub>2</sub>)を用いたプラズマCVD法により形成されることを特徴とする請求項10に記載の半導体装置の製造方法。

【請求項12】前記窒化珪素膜のバッファードフック酸によるエッチングレートは800～1000Å/分であることを特徴とする請求項10に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、多層配線構造を有する半導体装置の製造方法に関するものであり、特に、層間絶縁膜にコンタクトホールを形成する方法に関するものである。

## 【0002】

【従来の技術】多層配線構造を有する半導体装置は下層の配線と上層の配線とを接続するために、下層の配線の上に形成された層間絶縁膜にコンタクトホールを開孔し、このコンタクトホールに上層の配線を形成している。

【0003】従来から、コンタクトホールにおける上層の配線の段差被覆性を改善するために、コンタクトホールの段差部をテーパ状にすることが要求されている。特開昭50-123274号には、熱酸化法とCVD法

により珪素膜を層間絶縁膜として形成することにより、層間絶縁膜を2層構造にして、形成方法の違いによるエッチング速度の差を利用して、コンタクトホールをテーパ状にする方法が開示されている。

【0004】

【発明が解決しようとする課題】従来例のように、熱酸化法で層間絶縁膜を成膜する際には、500℃以上で加熱することになる。しかしながら、薄膜トランジスタのような半導体装置において、層間絶縁膜の下層の配線、所謂ゲイト電極はアルミニウムで形成されており、アルミニウムは450℃以上で加熱すると周囲に拡散してしまう。拡散したアルミニウムがゲイト電極の下層のゲイト絶縁膜を通過して、更に下層の半導体層に侵入してしまうと、動作不良やショートの原因となる。このため、アルミニウムで下層の配線を作製する半導体装置においては、従来例のように熱酸化法を採用することができないため、CVD法のみにより層間絶縁膜を形成して、単層構造としている。

【0005】単層構造の層間絶縁膜にコンタクトホールをテーパ状に開孔するためには、エッチング時間等のエッチング条件を厳密に制御しなければならない。例えば、エッチング時間が超過してしまうと、コンタクトホールの側面が底面に対して垂直になってしまい、コンタクトホールをテーパ状に形成することができないので、配線が断線するおそれがある。

【0006】また、層間絶縁膜のエッチングを完全に行なうために数十秒のオーバーエッチングを行なうのが一般的であるが、これによりソース/ドレイン領域の半導体層と層間絶縁膜との間にくさび型の挟れが形成される問題が生じる。

【0007】図4(A)において、401は結晶性珪素でなる半導体層、402は単層または複数層の酸化珪素膜でなる層間絶縁膜である。この層間絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する際、半導体層401と層間絶縁膜402との間にゴミ等の突起物が存在すると、そこにエッチング液がしみ込み、くさび型の挟れ403が形成されることがある。

【0008】この場合、図4(B)に示す様に配線電極404を成膜すると、くさび型の挟れ403を被覆することが困難となるため配線が断線するおそれがある。

【0009】アクティブマトリックス型の液晶表示装置の画素領域や周辺回路を薄膜トランジスタで構成する場合には、数100～数1000個もの薄膜トランジスタを同時に同一基板上に形成するため、1個の薄膜トランジスタで配線が断線すると、基板全体の不良につながり、歩留りが低下してしまう。

【0010】本発明の目的は上述の問題点を解決し、CVD法のみにより層間絶縁膜を形成し、一般的なエッチング方法によりコンタクトホールをテーパ状に形成することを可能にする半導体装置の製造方法を提供するこ

とにある。

【0011】また、挟れがなく、配線を良好に被覆できるコンタクトホールを形成することで、半導体装置の製造歩留りを向上させることを課題とする。

【0012】

【課題を解決するための手段】上述の問題点を解決するために第1の発明に係る半導体装置の製造方法の構成は、金属導電層又は半導体層を形成する工程と、前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、を有する半導体装置の製造方法において、前記絶縁膜を形成する工程は、成膜条件を段階的又は連続的に変化して、前記絶縁膜のエッチングレートが上層に行くに従って段階的に又は連続的に増加するようにする。

【0013】また、第2の発明に係る半導体装置の製造方法の構成は、金属導電層又は半導体層を形成する工程と、前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、を有する半導体装置の製造方法において、前記絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加するものである。

【0014】更に、第3の発明に係る半導体装置の製造方法の構成は、基板表面上に活性層を形成する工程と、前記活性層上に第1の絶縁膜を形成する工程と、前記第1の絶縁膜上に配線層を形成する工程と、前記第1の絶縁膜をエッチングして前記活性層の所望の表面を露出する工程と、前記活性層の露出された表面と前記配線層とを覆うように第2の絶縁膜をCVD法により形成する工程と、前記第2の絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程とを有する半導体の製造方法において、前記第2の絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加するものである。

【0015】第4の発明に係る半導体装置の製造方法の構成は、アルミニウム又はアルミニウムを主成分とする金属により配線層を形成する工程と、前記配線層を覆うように絶縁膜をCVD法により形成する工程と、前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、を有する半導体装置の製造方法において、前記絶縁膜は、エッチングレートが上層に行くに従って段階的又は連続的に増加するものである。

【0016】第5の発明に係る半導体装置の製造方法の構成は、金属導電層又は半導体層を形成する工程と、前記金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する工程と、前記絶縁膜の所望の部分をエッチングしてコンタクトホールを形成する工程と、を有する半導体装置の製造方法において、前記絶縁膜の最下層を200～500Åの厚さの窒化珪素膜とするもので

ある。

【0017】この窒化珪素膜の成膜は原料ガスとしてシラン( $\text{SiH}_4$ )、アンモニア( $\text{NH}_3$ )、窒素( $\text{N}_2$ )を用いたプラズマCVD法によれば良い。また、バッファードフッ酸によるエッチングレートが800~1000Å/分となるような緻密な膜質を有することが望ましい。

【作用】上述の構成を有する第1の発明に係る半導体装置の製造方法は、金属導電層又は半導体層を覆うように絶縁膜をCVD法により形成する際に、成膜条件を段階的又は連続的に変化して、前記絶縁膜のエッチングレートが上層に行くに従って段階的に又は連続的に増加するようにする。この絶縁膜をエッチングすることにより、下層程開口部が小さくなり、コンタクトホールがテーパー状に形成される。

【0018】また、第2の発明に係る半導体装置の製造方法は、金属導電層又は半導体層を覆う絶縁膜をエッチングレートが上層に行くに従って段階的又は連続的に増加するようにCVD法により形成し、この絶縁膜をエッチングすることにより、下層程開口部が小さくなり、コンタクトホールがテーパー状に形成される。

【0019】更に、第3の発明に係る半導体装置の製造方法は、配線層の下層の第1の絶縁膜をエッチングして前記活性層の所望の表面を露出することにより、エッチングレートが上層に行くに従って段階的又は連続的に増加するような第2の絶縁膜のみで活性層と配線層とを覆うようにして、同一のエッチング工程で、活性層、配線層それぞれのコンタクトホールをテーパー状に形成する。例えば薄膜トランジスタを作製する場合には、ソース/ドレイン領域、ゲイト電極それぞれのコンタクトホールがテーパー状に形成されることになる。

【0020】第4の発明に係る半導体装置の製造方法は、アルミニウム又はアルミニウムを主成分とする金属により配線層を形成し、この配線層を覆う絶縁膜をエッチングレートが上層に行くに従って段階的又は連続的に増加するようにCVD法により形成する。この絶縁膜をエッチングすることにより、下層程開口部が小さくなり、絶縁膜にはコンタクトホールがテーパー状に形成される。また、CVD法を採用することにより、配線層を形成するアルミニウムが拡散したり、アルミニウムの結晶が異常成長することがない温度で、多層構造を有する絶縁膜を形成する。

【0021】第5の発明に係る半導体装置の製造方法は、層間絶縁膜の最下層を200~500Åの厚さの窒化珪素膜とする。この窒化珪素膜はエッチングレートが酸化珪素膜に比べ遅いためコンタクトホールのテーパー化に寄与するだけでなく、コンタクトホール下部にくさび型の挟れが形成されるのを防止する効果を有する。

【0022】本明細書に開示する発明において、上記のようにエッチングレートの異なる絶縁膜を形成するため

に、成膜条件を段階的に又は連続的に変化するようにしている。例えば下層にプラズマCVD法により窒化珪素膜を堆積し、その上層に、プラズマCVD法によりrf出力を段階的に又は連続的に変化しながら、酸化珪素膜を堆積するという方法を採用する。また、他の方法として、下層に窒化珪素膜を堆積せずに、プラズマCVD法によりrf出力を段階的に又は連続的に変化させながら酸化珪素膜のみを堆積するという方法を採用する。

【0023】即ち、エッチングレートの異なる多層構造の絶縁膜を形成するために、窒化珪素と酸化珪素というように組成の違いによりエッチングレートが異なること、またrf出力値が小さいほど酸化珪素膜のエッチングレートが速くなることを利用する。

【0024】

【実施例】本発明を図示の実施例に基づいて詳細に説明する。

【0025】〔実施例1〕図1(A)~(F)は第1の実施例の作成工程に沿った半導体装置の断面構成図であり、本実施例はアルミニウムを主成分とするゲイト電極を有する薄膜トランジスタに応用した例である。

【0026】図1(A)に示すように、ガラス基板101上に、プラズマCVD法により、下地膜102を3000Åの厚さに成膜する。この後、下地膜102上に、プラズマCVD法又は減圧CVD法により非晶質珪素膜を300~1000Åの厚さに成膜する。ここでは500Åの厚さに成膜する。非晶質珪素膜は薄膜トランジスタの活性層を構成する出発膜である。非晶質珪素膜を結晶化するために、レーザー光を照射する。ここでは、KrFエキシマレーザーを照射して非晶質珪素膜を結晶化して、結晶性珪素膜を作成する。この結晶性珪素膜をエッチングして島状珪素膜103を形成する。

【0027】この後に、プラズマCVD法又はスパッタ法により、酸化珪素膜104を500~1500Åの厚さに成膜する。更に、電子ビーム蒸着法又はスパッタ法により、アルミニウム膜を2000~8000Åの厚さに成膜する。ここでは、厚さを4000Åとする。なお、加熱や後述する陽極酸化工程において、アルミニウム膜の結晶の異常成長を抑制するために、予めアルミニウムには0.1~0.5重量%のスカンジウム(Sc)又はイットリウム(Y)が混入されている。

【0028】そして、フォトレジストを良好に密着するために、アルミニウム膜の表面に図示しない陽極酸化膜を極薄く、50~200Åの厚さに形成した後、フォトレジストを塗布する。公知のリソグラフィ法によりフォトレジストのマスク105を形成し、このフォトレジストのマスク105を用いて、アルミニウム膜をエッチングしてゲイト電極106を形成する。一般に、ゲイト電極106は第1の配線層と呼ばれている。上記の工程を経て、図1(A)に示す状態を得る。

【0029】図1(B)示すようにゲイト電極106の

表面にフォトレジストのマスク105を残した状態で、電解液中でゲイト電極106を陽極にして電圧を印加することにより、ゲイト電極106の側面のみ多孔質陽極酸化物107を形成する。本実施例では、シュウ酸溶液中で温度30℃で10Vの電圧を印加する。なお、多孔質陽極酸化物107の厚さは電圧を印加する時間により制御できる。

【0030】図1(C)に示すようにフォトレジストのマスク105を剥離した後に、再び電解溶液中でゲイト電極106に電圧を印加することにより、ゲイト電極106の表面及び側面に緻密な陽極酸化物108が形成される。この緻密な陽極酸化物108の厚さは印加電圧値に略比例するため、必要とする厚さの緻密な陽極酸化物108が得られるように電圧を制御すればよい。印加電圧が150Vのときに2000Åの緻密な陽極酸化物108が形成される。本実施例では、3~10%の酒石酸、硼酸、硝酸を含有するエチレングリコール溶液中で、電圧を120V印加して、厚さ1500Åの緻密な陽極酸化物108を形成する。

【0031】ドライエッチング法により酸化珪素膜104をエッチングする。この場合には、陽極酸化物107、108はエッチングされずに、マスクの作用をして、酸化珪素膜104がエッチングされて、図1(D)に示すようにゲイト絶縁膜109が形成される。

【0032】そして、燐酸、酢酸、硝酸の混酸を用いて、多孔質陽極酸化物107をエッチングする。この際には、多孔質陽極酸化物107のみがエッチングされ、緻密な陽極酸化物108、ゲイト絶縁膜109はそのまま残存する。なお、多孔質陽極酸化物107のエッチングレートは約600Å/分である。

【0033】次に、図1(E)に示すようにイオンドーピング法により、ゲイト電極106、緻密な陽極酸化物108、ゲイト絶縁膜109をそれぞれマスクにして島状珪素膜103に不純物イオンを注入する。ここでは、N型の伝導性を付与する燐イオンを注入する。

【0034】ドーピングガスとして水素希釈フォスフィン(例えば、5%PH<sub>3</sub>-95%H<sub>2</sub>)を用いて、加速電圧を10~30kVとし、ドーズ量を $1 \times 10^{14} \sim 8 \times 10^{15}$ 原子/cmとするとよい。本実施例では、加速電圧を10kVとし、ドーズ量を $5 \times 10^{14}$ 原子/cm<sup>2</sup>とする。

【0035】この結果、島状珪素膜103において、ゲイト絶縁膜109が上層に無い層は不純物イオンが高濃度に注入されて、ソース領域110、ドレイン領域111がそれぞれ形成され、ゲイト絶縁膜109が上層に有る層には、ゲイト絶縁膜109を透過した不純物イオンのみが注入されて、低濃度不純物領域112、113が形成され、ゲイト電極106の下層の層には不純物イオンが実質的に注入されずに、チャネル領域114が形成される。即ち、緻密な陽極酸化物108、ゲイト絶縁膜

109がマスクの作用をして、ソース領域110、ドレイン領域111、低濃度不純物領域112、113、チャネル領域114がそれぞれ自己整合的に形成される。

【0036】なお、ソース/ドレイン領域110、111と低濃度不純物領域112、113との不純物イオンの濃度の差はゲイト絶縁膜109の厚さにより決定され、低濃度不純物領域112、113の方が通常0.5~3桁程度小さくなるようにしている。また、低濃度不純物領域112、113の長さはゲイト絶縁膜109が緻密な陽極酸化物108の側面から突出している長さyで決定される。この長さyは図1(B)に示すように多孔質陽極酸化物107の厚さで自己整合的に決定されている。

【0037】そして、レーザー光を照射して、注入された不純物イオンを活性化すると共に、不純物イオンの注入により損傷を受けたソース/ドレイン領域110、111及び低濃度不純物領域112、113をそれぞれアニールする。

【0038】次に、プラズマCVD法を採用して、多層構造の層間絶縁物を形成する。この際に、最下層にエッチング速度が最も遅い膜を堆積し、上層に行くに従ってエッチング速度が速い膜を堆積して、最上層にエッチング速度の最も速い膜を堆積している。本実施例では3層構造の層間絶縁物を形成する。このような層間絶縁物をエッチングすることにより、テーパー状のコンタクトホールを得ることができる。

【0039】図2はゲイト電極106のコンタクトホールを拡大した断面構成図であり、ソース/ドレイン領域110、111側のコンタクトホールは緻密な陽極酸化物108が無いものに相当する。

【0040】まず、層間絶縁物115の1層目には、プラズマCVD法より窒化珪素膜115aを厚さ500Åに成膜する。2層目、3層目には、窒化珪素膜よりもエッチング速度が速い酸化珪素膜をプラズマCVD法により、TEOSガスを原料にして成膜する。この際に、成膜時のrf出力値が小さいほど酸化珪素膜のエッチング速度が速くなることを利用して、2層目と3層目とのエッチングレートを異なるようにしている。本実施例では、2層目の酸化珪素膜115bをrf出力を300Wで、厚さ5000Åに成膜し、3層目の酸化珪素膜115cをrf出力を50Wで、厚さ1000Åに成膜する。これにより層間絶縁物115は6500Åの厚さに形成されることになる。

【0041】この多層構造の層間絶縁物115、及び緻密な陽極酸化物108をエッチングして、コンタクトホールを形成して、電極・配線を形成する。

【0042】コンタクトホールを形成する場合には、まず層間絶縁物115をエッチングする。エッチング液は窒化珪素膜及び酸化珪素膜をエッチングできるものであればよく、本実施例では、広く用いられているバッファ



ードフッ酸 (BHF) ( $\text{NH}_3 : \text{F} : \text{HF} = 10 : 1$ ) を使用する。この場合のエッチングレートは温度  $20^\circ\text{C}$  下で、1 層目の窒化珪素膜 115a は約  $750 \text{ \AA}/\text{min}$  であり、2 層目の酸化珪素膜 115b は約  $2700 \text{ \AA}/\text{min}$  であり、3 層目の酸化珪素膜 115c は約  $4270 \text{ \AA}/\text{min}$  である。このようにエッチングレートに差があるために、下層ほど開孔部が徐々に小さくなるので、図 2 に示すように層間絶縁物 115 がテーパー状にエッチングされる。これにより、ソース/ドレイン領域 110、111 側のコンタクトホールが形成される。

【0043】他方、ゲイト電極 106 側のコンタクトホールにおいて、緻密な陽極酸化物 108 はエッチングストッパーとして機能している。

【0044】なお、層間絶縁膜 115 のエッチング時間は膜 115a ~ 115c それぞれの膜厚と上記のエッチングレートとの関係から算出すればよいが、層間絶縁物 115 を完全に除去するために、実際のエッチング時間は理論上のエッチング時間よりも 60 秒程度長くしている。層間絶縁物 115 をエッチング終了後に、緻密な陽極酸化物 108 をエッチングする。

【0045】緻密な陽極酸化物 108 をエッチングする場合には、エッチング液は酸化アルミニウムをエッチングする際に一般的に使用されているものを使用する。本実施例では、3% 硝酸と 3% 無水クロム酸との混酸を  $70^\circ\text{C}$  に加熱して、4 分間エッチングする。上層の層間絶縁物 115 がテーパー状にエッチングされているために、緻密な陽極酸化物 108 は剥れずに、テーパー状にエッチングされ、図 2 に示すようにゲイト電極 106 のコンタクトホールがテーパー状に形成される。なお、緻密な陽極酸化物 108 のエッチングレートは約  $400 \text{ \AA}/\text{min}$  である。

【0046】更に、100 分の 1 に希釈したフッ酸を用いて 60 秒程度エッチングする。このエッチングはクロム混酸を用いてエッチングしたことにより、ゲイト電極 106 の表面に生成した不動態層と呼ばれる高抵抗領域を除去するために行うものである。この後に、第 2 の配線層と呼ばれる金属配線層を連続成膜法により形成する。

【0047】スパッタ法により、まずチタン膜を  $1500 \text{ \AA}$  の厚さに成膜して、引き続きアルミニウム膜を  $5000 \text{ \AA}$  の厚さに成膜して、パターニングして、ゲイト電極・配線 116、ソース/ドレイン電極 117、118 をそれぞれ形成する。更に、 $200 \sim 400^\circ\text{C}$  で水素アニールする。以上の工程を経て、図 1 (F) に示す薄膜トランジスタを得る。

【0048】本実施例は、層間絶縁物 115 を形成する際に、窒化珪素膜 115a と酸化珪素膜 115b、115c という組成の違う膜を堆積して、かつ rf 出力を変化させて酸化珪素膜 115b、115c を成膜して、エッチングレートの異なる多層構造の層間絶縁物 115 を

形成するようにしたため、一般的に広く採用されているエッチング方法により、テーパー状のコンタクトホールを形成することができる。このため、コンタクトホールの段差部でゲイト電極・配線 116、ソース/ドレイン電極 117、118 がその部分だけ薄くなって、断線するようなことが無い。

【0049】本実施例では、ゲイト電極 106 の周囲に緻密な陽極酸化物 108 を形成したため、ゲイト電極 106 のコンタクトホールを形成するために、エッチング工程を 2 回行うことになるが、絶縁基板上に形成される薄膜トランジスタの作成工程においては、緻密な陽極酸化物 108 を形成することにより、低濃度不純物領域 112、113 を自己整合的に形成できるという利点が生ずると共に、加熱工程の際にゲイト電極 106 を保護できるという利点も生ずる。

【0050】他方、珪素基板上に作成される半導体集積回路においては、広く知られているようにゲイト電極 106 の側面に絶縁膜、所謂サイドウォールを形成し、表面を露出した状態でゲイト電極 106 を層間絶縁物 115 で覆うようにすれば、1 回のエッチング工程でコンタクトホールを形成できる。

【0051】本実施例では、層間絶縁物 115 を 3 層構造としたが、層数はこれに限るものではなく、2 層以上であればよい。好ましくは、3 層以上とする。例えば層間絶縁物 115 を 4 層構造とする場合には、プラズマ CVD 法より、1 層目は窒化珪素膜 115a で厚さ  $500 \text{ \AA}$  に成膜し、2 ~ 4 層目はプラズマ CVD 法より、TEOS を原料にして、層毎に rf 出力を異ならせて酸化珪素膜 115b を成膜する。この場合の rf 出力は、例えば 2 層目は  $300 \text{ W}$  とし、3 層目は  $150 \text{ W}$  とし、4 層目は  $50 \text{ W}$  とすればよい。

【0052】また、本実施例は、層間絶縁物 115 を形成する際に、酸化珪素膜 115b、酸化珪素膜 115c の成膜時の rf 出力を段階的に減少して、エッチングレートが層毎に異なるようにしたが、2 層目以降を成膜する際に、rf 出力を連続的に減少して、酸化珪素膜のエッチングレートが上層に行くに従って連続的に増加するようにすることも可能である。

【0053】本実施例では、層間絶縁物 115 のエッチングレートを変化するために、rf 出力を変化するように説明したが、例えば成膜時に、原料ガスの種類、原料ガスの流量、ガス比等を変化するようにしてもよい。

【0054】本実施例では、層間絶縁物 115 の厚さを  $6500 \text{ \AA}$  としたが、この厚さに限るものではなく、採用するエッチング方法に対する層間絶縁物 115 のエッチングレートによって適宜に決定すればよい。

【0055】従来より、コンタクトホールにおける配線の段差被覆性を向上すると共に、層間絶縁物 115 の表面を平坦化して、そこでの配線の段差被覆性を向上することも要求されている。層間絶縁物 115 の表面を平坦

化するには、例えば層間絶縁物115の下層のゲイト絶縁膜109等の凸部を相殺する程度に層間絶縁物115を厚くすればよい。

【0056】層間絶縁物115を厚くするとエッチングに長時間を要するため、従来例のように単層構造の層間絶縁膜を厚くした場合には、コンタクトホールが側面が大きく抉れたり、コンタクトホールが下層程大きくなってしまい逆テーパー状になってしまう。このため、層間絶縁膜の表面を平坦になる程度に層間絶縁膜を厚く成膜して、5000Å程度の厚さにエッチングバックした後、コンタクトホールを形成している。

【0057】他方、本実施例はエッチングレートが上層程速い多層構造の層間絶縁膜を形成するようにしたため、層間絶縁膜の厚さに拘わらずに、コンタクトホールをテーパー状に形成することができる。そのため、層間絶縁物115を1μm程度に厚くして表面を平坦化しても、エッチングバックをせずにコンタクトホールを形成することができる。例えば成膜条件、エッチング条件を実施例と同様にして、層間絶縁物115の1層目の酸化珪素膜115aを厚さ500Åに成膜し、酸化珪素膜115bを厚さ9000Åの厚さに成膜し、酸化珪素膜115cを1000Åの厚さに成膜して、層間絶縁物115を厚さ1μm程度に形成してもよい。

【0058】また、本実施例では、層間絶縁物115の最下層を酸化珪素膜115aとしたが、酸化珪素膜115aの代わりに、酸化珪素よりもエッチングレートが遅い酸化珪素膜を形成してもよい。酸化珪素膜を成膜するには、プラズマCVD法を使用して、原料ガスとして、シラン、N<sub>2</sub>Oガス、O<sub>2</sub>ガスを使用すればよい。または、原料ガスとして、TEOSガスとN<sub>2</sub>Oガスを使用すればよい。

【0059】なお、酸化珪素膜の膜厚は、酸化珪素膜の膜質、酸化珪素膜上に積層される酸化珪素膜の膜厚等によって適宜に決定すればよい。

【0060】〔実施例2〕図3は第2の実施例のゲイト電極のコンタクトホールの断面図であり、本実施例では酸化珪素膜のみで多層構造の層間絶縁物を形成するようにしている。

【0061】図1に示す第1の実施例の作成条件と同様に、図1(E)に示す状態を得る。即ち、下地膜102を形成したガラス基板101上には、ソース/ドレイン領域110、111、低濃度不純物領域112、113、及びチャネル領域114から成る活性層、ゲイト絶縁膜109、周囲に陽極酸化物108が形成されたゲイト電極106が積層されている。

【0062】この状態で、図3に示すように層間絶縁物301をプラズマCVD法により、TEOSガスを原料にして酸化珪素膜のみで成膜する。この際に、成膜時のrf出力値が小さいほど、酸化珪素膜のエッチング速度が速くなることを利用して、1〜3層目のエッチングレ

ートを異なるようにしている。

【0063】1層目に酸化珪素膜301aをrf出力を300Wで、厚さ4000Åに成膜し、2層目に酸化珪素膜301bをrf出力を150Wで、厚さ1000Åに成膜して、3層目に酸化珪素膜301cをrf出力を50Wで、厚さ1000Åに成膜する。

【0064】従って、厚さ6000Åで、エッチングレートが段階的に異なる3層構造の層間絶縁物301が形成されることになる。なお、成膜時にrf出力を連続的に減少させながら酸化珪素膜を成膜することにより、層間絶縁物301のエッチング速度が上層に向かって連続的に増加するようにしてもよい。

【0065】この多層構造の層間絶縁物301、及び緻密な陽極酸化物108をエッチングして、コンタクトホールを形成して、電極・配線を形成する。なお、図3においてソース/ドレイン領域110、111側のコンタクトホールは緻密な陽極酸化物108が無いものに相当する。

【0066】コンタクトホールを形成する場合には、先ず層間絶縁物301をエッチングする。エッチング液は酸化珪素膜をエッチングできるものであればよく、本実施例では、広く用いられているバッファードフッ酸(BHF)(NH<sub>3</sub>F:HF=10:1)を使用する。

【0067】この場合のエッチングレートは温度20℃下で1層目の酸化珪素膜301aは約2700Å/minであり、2層目の酸化珪素膜301bは約4220Å/minであり、3層目の酸化珪素膜301cは約4270Å/minである。このエッチングレートの差のために、下層ほど開孔部が徐々に小さくなるので、層間絶縁物301はテーパー状にエッチングされる。これにより、ソース/ドレイン領域110、111側のコンタクトホールが形成される。層間絶縁物301をエッチング終了後に、緻密な陽極酸化物108をエッチングする。

【0068】緻密な陽極酸化物108をエッチングする場合には、エッチング液は酸化アルミニウムをエッチングする際に一般的に使用されているものを使用する。本実施例では、3%磷酸と3%無水クロム酸との混酸を70℃に加熱して、4分間エッチングをする。上層の層間絶縁物301がテーパー状にエッチングされているため、緻密な陽極酸化物108は抉れずに、テーパー状にエッチングされ、図3に示すようにゲイト電極106のコンタクトホールがテーパー状に形成される。なお、緻密な陽極酸化物108のエッチングレートは約400Å/minである。

【0069】コンタクトホールを開孔した後に、スパッタ法により、チタン膜を1500Åの厚さに成膜し、引き続きアルミニウム膜を5000Åの厚さに成膜した後に、パターニングして、ゲイト電極・配線302、ソース/ドレイン電極をそれぞれ形成する。

【0070】本実施例は、層間絶縁物301を形成する

際に、rf出力値を層毎に変化させながら、酸化珪素膜301a~301cを成膜することにより、エッチングレートの異なる3層構造の層間絶縁物301を形成することができる。このため、一般的に広く採用されているエッチング方法により、図3に示すようにテーパー状のコンタクトホールを形成することができる。このため、コンタクトホールの段差部でゲイト電極・配線302、ソース/ドレイン電極がその部分だけ薄くなって、断線することが無い。

【0071】本実施例では、層間絶縁物301のエッチングレートを変化するために、rf出力を変化するように説明したが、例えば成膜時に、原料ガスの種類、原料ガスの流量、ガス比等を変化するようにしてもよい。

【0072】なお、層間絶縁物301の層数や厚さ等は\*

原料ガス  $\text{SiH}_4$  : 10sccm,  $\text{NH}_3$  : 75sccm,  $\text{N}_2$  : 500sccm  
成膜圧力 0.7torr  
印加電力 300W  
成膜温度 350℃

【0075】その上には、それぞれエッチングレートの異なる酸化珪素膜503a、503bで構成される層間絶縁膜503を堆積する。この層間絶縁膜503の成膜条件等に関しては実施例1及び実施例2で述べたのでここでは省略する。

【0076】次に、層間絶縁膜503をバッファードフッ酸溶液でエッチングしてコンタクトホールを形成する。この時、窒化珪素膜502および各層間絶縁膜503a、503bのエッチングレートの違いからテーパー形状を有するコンタクトホールが形成される。(図5)

【0077】このように、図4で説明したような構造(島状珪素膜と酸化珪素膜でなる層間絶縁膜が直接接する構造)ではなく、本実施例のように島状珪素膜501と層間絶縁膜503の間に窒化珪素膜502を挟み込む構造とすると、くさび型の挟れが形成されない。

【0078】この理由は現状において不明であるが、本実施例による構造を採ることによって配線に被覆しやすい形状のコンタクトホールを得られる。このことは、断線の無い配線を形成する上で非常に有益である

【0079】

【効果】本発明において、成膜条件を変化させて、絶縁膜をエッチングレートが上層に行くに従って段階的又は連続的に増加するように形成したため、エッチング条件を特別に制御することなく、絶縁膜にテーパー状のコンタクトホールを形成することが可能になる。これにより、コンタクトホールに形成される配線の段差被覆性を良好にすることができる。

【0080】具体的には、窒化珪素と酸化珪素というように組成の違いによりエッチングレートが異なることと、rf出力値が小さいほど酸化珪素膜のエッチングレートが速くなることを利用することで、エッチングレートの異なる多層構造の絶縁膜を形成することができる。※50

\*本実施例において説明したものに限らず、採用するエッチング方法に対するエッチングレートを考慮して適宜に決定すればよい。

【0073】〔実施例3〕図5は第3の実施例のソース/ドレイン領域のコンタクトホールの断面図であり、層間絶縁膜の最下層に200~500Åの窒化珪素膜を形成するようにしている。構造的には実施例1と同様であるが、果たす効果が異なるので本実施例で説明することとする。

10 【0074】図5において、501は結晶性珪素膜でなる島状珪素膜、502は250Åの厚さの窒化珪素膜である。この窒化珪素膜502はプラズマCVD法により成膜され、成膜条件は以下の通りである。

※【0081】特に、層間絶縁膜の最下層を窒化珪素膜とすることくさび型の挟れが形成されないコンタクトホールを形成することが可能となる。これにより、コンタクトホールに形成される配線の段差被覆性を良好にすることができる。

【0082】更に、絶縁膜の厚さに拘わらず、コンタクトホールをテーパー状に形成することが可能になるので、絶縁膜の表面が平坦化できる程度に絶縁膜を厚く堆積しても、エッチングバックすることなく、テーパー状のコンタクトホールを形成することが可能になる。従って、コンタクトホールに形成される配線の段差被覆性を良好にすることと共に、絶縁膜の表面に形成される配線の段差被覆性をも良好にすることができる。

【0083】また、CVD法のみにより絶縁膜を形成するようにしたため、アルミニウムが拡散したり、アルミニウムの結晶が異常成長することがない温度で、絶縁膜を形成することができる。このため、アルミニウムで電極を形成するような薄膜トランジスタにおいて、上記のようにエッチングレートが異なる多層構造を有する層間絶縁膜を形成することが可能になる。

【図面の簡単な説明】

【図1】第1の実施例の作成工程毎の半導体の断面構成図である。

【図2】ゲイト電極のコンタクトホールの断面構成図である。

【図3】第2実施例のゲイト電極のコンタクトホールの断面構成図である。

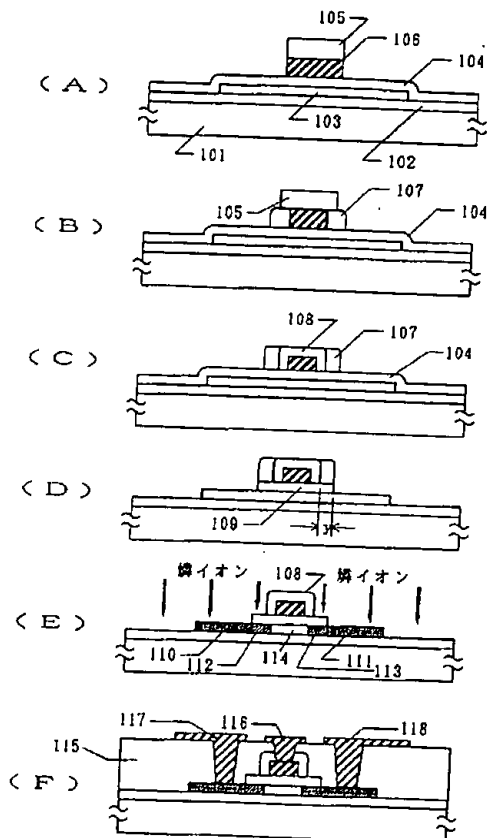
【図4】ソース/ドレイン領域のコンタクトホールの断面構成図である。

【図5】第3実施例のソース/ドレイン領域のコンタクトホールの断面構成図である。

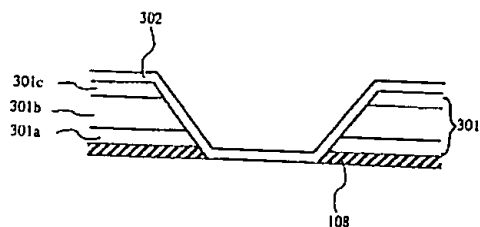
【符号の説明】

- 106 ゲイト電極  
107 多孔質陽極酸化物  
108 緻密な陽極酸化物  
109 ゲイト絶縁膜  
110 ソース領域  
111 トレイン領域

【図1】



【図3】

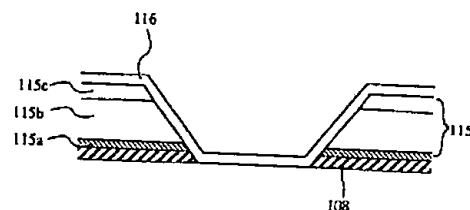


(9)

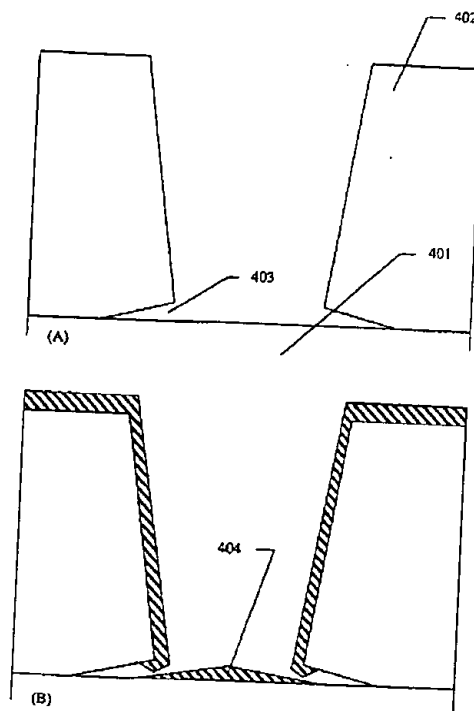
特開平9-251996

- 112、113 低濃度不純物領域  
115、301 層間絶縁物  
116、302 ゲイト電極  
403 くさび型の抉れ  
502 窒化珪素膜

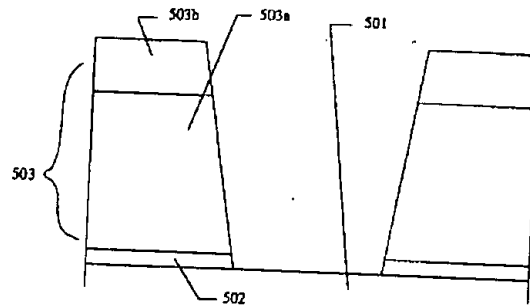
【図2】



【図4】



【図5】



フロントページの続き

(51)Int. Cl.<sup>6</sup>  
// C 23 C 16/50

識別記号 庁内整理番号

F I  
H 0 1 L 21/90

技術表示箇所

C

(72)発明者 小沼 利光  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内